

서버 시스템에서 정보 데이터를 관리하기 위한 낸드 플래시 메모리 기반 하이브리드 디스크 버퍼 메모리 관리 기법 연구

(A Study on NAND Flash Memory-based Hybrid Disk Buffer Memory Management Policy based on for managing Information Data in Server Systems)

김 성 호[†], 최 준 형[†], 황 상 호^{†*}
[†](재)경북IT융합산업기술원 연구개발부

(SungHo Kim, Jun-Hyeong Choi, Sang-Ho Hwang)

([†]Research Development Division, Gyeongbuk Institute of IT Convergence Industry Technology (GITC).)

Abstract : This paper proposes a hybrid buffer disk memory management policy to reduce the write latency operation of SSD-based server systems. The proposed policy is composed of four procedures considering the characteristics of the hybrid disk buffer and SSD. In the hybrid disk buffer, firstly, pages are allocated in DRAM. Second, it categorized the state of each page according to the number of write operations in DRAM. Third, it migrated from a page in DRAM to NVMs and evicted from a block that keeps pages in NVMs to SSD. In the experimental results, the proposed policy improved the number of write operations by 60% on average in the DRAM disk buffer and reduced the number of eviction operations by 219.6% on average in SSD, compared with LRU, CLOCK, and CLOCK-DNV.

Keywords : NAND flash memory, Buffer replacement policy, Hybrid buffer systems, Non-volatile memories, small data

1. 서 론

전 세계적으로 IoT, 센서, PC, 서버 등 다양한 분야에서 많이 활용되고 있는 DRAM(dynamic random access memory)은 저렴한 비용과 높은 직접도 장점과 더불어 최근에는 3D 기술에 힘입어 캐시, 메인 메모리, 디스크 버퍼 등 폭넓게 활용 중에 있다[1]. 이러한 DRAM은 근본적으로 전원이 차단되면 데이터 손실되는 문제를 가지고 있다. 이러한 문제를 해결하기 위해 많은 연구자들은 전원이 차단되어도 데이터가 손실되지 않은 비휘발성

메모리(NVMs, non-volatile memories)를 활용하여 많은 연구를 진행하고 있다[2].

특히 SSD(solid state drive)에서 사용하고 있는 비휘발성 메모리인 낸드 플래시 메모리(NAND flash memory)는 대용량, 높은 직접도 등의 특성을 가지고 있어 개인용, 워크스테이션용, 서버용 등 다양한 환경에서 메인 저장장치로 활용 중에 있다. 하지만 SSD는 기존 메인 저장장치인 HDD(hard disk drive) 대비 읽기/쓰기 측면에서 성능적인 향상이 존재함에도 비대칭 연산단위 및 연산속도, 수명문제 등 기존 저장장치와 다른 특성을 디스크 버퍼를 활용하여 해결하고자 하는 연구를 진행 중에 있다.

그러나 기존의 SSD 디스크 버퍼는 일반적으로 DRAM을 활용하고 있어 작은 버퍼 크기와 많은 에너지 소모에 대한 한계가 존재한다. 이러한 문제점을 해결하고자 고안된 구조가 하이브리드 버퍼 구조이다. 하이브리드 버퍼 구조는 DRAM과 NVMs를 결합한 하이브리드 버퍼 구조로 기존 디스크 버퍼

*Corresponding Author (shhwang@gitc.or.kr)

김성호, 최준형, 황상호 : (재)경북IT융합산업기술원 연구개발부

※ 본 연구는 중소벤처기업부의 규제자유특구혁신사업육성 지원에 의한 연구임 [P0020333]

의 문제점을 해결하고자 다양한 연구가 진행 중에 있다[3-4].

하이브리드 버퍼 구조는 DRAM과 NVMs의 장점을 결합한 구조이다. CLOCK-DNV(clock with DRAM and NVM hybrid write buffer)는 하이브리드 버퍼 구조를 활용한 기법으로 DRAM에서 우선배치 후 NVMs 이주를 통해 하이브리드 버퍼 구조를 활용하였다. 그러나 CLOCK-DNV는 디스크 버퍼의 쓰기 패턴 구조를 고려하지 않고 설계하여 비효율적인 동작 측면이 존재한다.

본 논문에서는 하이브리드 메인 메모리 구조에서 고안된 AC-CLOCK(adaptive classification CLOCK)을 하이브리드 기법에 적용하고자 한다[5]. AC-CLOCK은 하이브리드 메인 메모리의 특성을 고려하여 SSD와 하이브리드 버퍼 특성을 새롭게 고려할 필요성이 있다.

1. SSD는 DRAM과 NVMs 대비 매우 긴 쓰기 지연시간이 발생한다. 이는 SSD 쓰기연산으로 인해 시스템 전반에 지연시간을 감소시킬 수 있다.
2. 하이브리드 버퍼는 DRAM과 NVMs가 상호 다른 쓰기/읽기 지연시간으로 인해 연산의 횟수 별 성능 저하의 원인이 될 수 있다.
3. 서버시스템은 시간/공간지역성을 가지고 있기 때문에 연산에 패턴에 따라 데이터 처리 지연시간을 감소시킬 수 있다.

제안하는 기법을 통해 제안 기법은 하이브리드 버퍼에서 비용 최소화를 통해 SSD 내 부하를 최소화할 수 있을 것이다. 이하 본 논문의 구성은 다음과 같다. 2장에서는 하이브리드 버퍼 구조에 설명하고 제안 기법에 대해 내용을 서술한다. 3장에서는 제안 기법의 실험환경을 설정하고 이후 성능 평가를 진행한다. 마지막 4장에서는 본 논문의 결론을 맺는다.

II. 제안 기법

제안 기법을 서술하기에 앞서, 하이브리드 버퍼 시스템을 구성하는 메모리들의 주요 특성들은 표 1과 같다. 표 1에서 낸드 플래시 메모리는 DRAM과 NVMs와 비교하여 긴 연산 지연시간을 가지고 있다. 따라서 SSD 시스템에서는 하이브리드 버퍼에서 연산들의 수행을 최대한 지연할 수 있는 것이 중요한 목적이라고 할 수 있다.

표 1. 하이브리드 버퍼 시스템에서의 메모리의 특성
Table 1. Characteristics of memories in the hybrid buffer system

| 설명 | DRAM | NVMs | NAND flash |
|---------|------|--------|------------|
| 읽기연산 속도 | 50ns | 50ns | 100us |
| 쓰기연산 속도 | 50ns | 350ns | 2.4ms |
| 소거연산 속도 | - | - | 3.0ms |
| 내구성 | - | 10^8 | 10^3 |

이러한 시스템을 구성하기 위한 제안 하이브리드 버퍼 메모리의 구조는 그림 1과 같다.

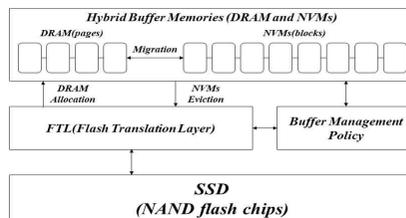


그림 1. 제안 하이브리드 버퍼 메모리의 구조

Fig. 1. Architecture of proposed hybrid buffer memory

그림 1의 구조를 기반으로 제안하는 하이브리드 버퍼 메모리 기법의 주요 동작 특성은 아래와 같다.

1. 쓰기 연산의 낮은 부하를 가지는 DRAM은 쓰기 연산을 주로 수행한다.
2. 하이브리드 버퍼에 1회 이상 상주된 페이지는 NVMs에서 최종 판단 후 SSD로 내보낸다.
3. 페이지의 상태는 DRAM에서 단계 별로 판단하여 분류한다.

제안하는 하이브리드 버퍼 기법의 상세 상태 전이는 그림 2와 같이 수행한다.

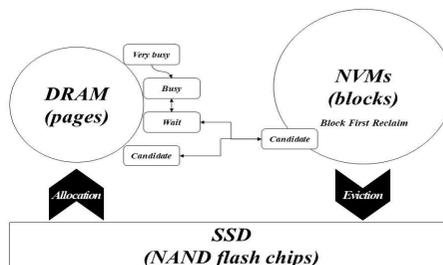


그림 2. 제안 기법의 상세 상태 전이도
Fig. 2. The detailed state diagram of proposed scheme

제안 기법은 크게 네 단계로 동작을 수행한다.

1. 페이지 폴트가 발생할 경우 제안 기법은 DRAM에 할당한다. 이는 DRAM이 NVMs 대비 낮은 쓰기 연산 비용을 가지고 있기 때문이다.
2. DRAM에 할당한 페이지들은 다음 페이지 폴트가 발생할 때 까지 최대 3회의 쓰기 횟수를 기준으로 판단한다. 표 2는 DRAM 페이지의 상태 판단 기준에 해당한다.

표 2. DRAM 페이지의 상태
Table 2. status in DRAM pages

| 횟수 | 상태 | 전이 조건 |
|----|------------------------|---------------------|
| 3 | 쓰기 연산이 빈번하게 발생할 확률이 높음 | DRAM 유지 |
| 2 | | |
| 1 | 과거에 쓰기 연산이 빈번함 | DRAM 유지/ NVMs 이주 |
| 0 | 쓰기 연산이 발생할 확률이 없음 | NVMs 이주 |

3. DRAM 내 공간이 부족할 경우 제안 기법은 쓰기 횟수를 기준으로 이주를 수행하고, 전이 조건이 부합하지 않으면 쓰기 횟수를 1회만큼 감소시키고 다른 페이지들의 조건을 판단한다.

4. 마지막으로 NVMs가 공간이 부족할 경우에는 블록 내 페이지들이 많은 개수를 기준으로 우선 SSD 내보낸다.

제안 기법의 DRAM에서는 쓰기 연산으로 인해 발생할 수 있는 부하를 줄이는데 목적을 두고 있고, NVMs에서는 SSD에 블록 단위로 내보냄으로써 SSD에서 발생할 수 있는 연산에 비용을 최소화할 수 있다.

III. 성능 평가

이 장에서는 제안하는 기법의 성능 평가를 진행하기 위해 Disksim 4.0 모델 기반 하이브리드 디스크 버퍼 시스템을 적용한 모의실험 환경을 표 3과 같이 구성했다[6].

표 3의 모의실험 매개변수를 기반으로, 실험 데이터는 UMass Trace Repository에서 제공하는 작업부하(workload)를 사용하였으며 작업부하의 주요 특성은 표 4와 같다[7].

표 3. 모의실험에서 SSD 모델에 대한 매개변수
Table 3. Parameters for SSD model in the simulator

| 설명 | 값 | |
|-------------|------------------|--------------|
| 버퍼 크기 | DRAM | 6.4MB (20%) |
| | NVMs | 25.6MB (80%) |
| 낸드 플래시 용량 | 20GB | |
| 페이지 크기 | 4KB | |
| 블록 당 페이지 개수 | 64 | |
| 가비지 컬렉션 조건 | 빈 블록의 개수가 20% 미만 | |

표 4. 작업부하의 특성
Table 4. Characteristics of workloads

| 특성 | 요청 비율(%) | | 평균요청(KB) |
|------------|----------|------|----------|
| | 읽기 | 쓰기 | |
| Financial1 | 23.0 | 76.0 | 3.28 |
| Financial2 | 83.0 | 17.0 | 2.39 |
| WebSearch1 | 0 | 100 | 15.14 |
| WebSearch2 | 0 | 100 | 15.07 |
| WebSearch3 | 0 | 100 | 15.4 |

제안 기법은 기존 기법들인 LRU, CLOCK, CLOCK-DNV와 대비하여 성능 평가를 진행하였다. SSD의 하이브리드 디스크 버퍼의 성능 평가 비교 지표는 디스크 버퍼의 쓰기 연산과 SSD 쓰기 연산 횟수로 비교 평가를 진행하였다.

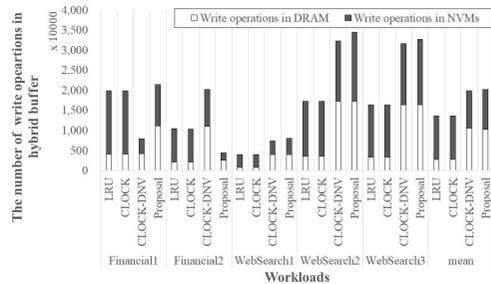


그림 3. 하이브리드 디스크 버퍼에 쓰기 연산의 횟수

Fig. 3. The number of write operations in hybrid disk buffer

그림 3은 하이브리드 디스크 버퍼의 쓰기 연산의 횟수를 보여주고 있다. 하이브리드 디스크 버퍼의 쓰기 연산 횟수는 SSD에서 쓰기 연산을 수행하기 전에 디스크 버퍼에서 수행하는 형태로 하이브리드 버퍼에 쓰기 연산이 많이 발생하는 경우 상대

적으로 SSD에 쓰기 연산을 적게 수행하게 할 수 있다. 제안 기법은 다른 기법들의 평균 대비 60% 쓰기 연산 횟수가 증가했다. 특히 제안 기법은 쓰기 연산이 빈번한 작업부하에서 뚜렷하게 성능향상을 한 것을 확인할 수 있다.

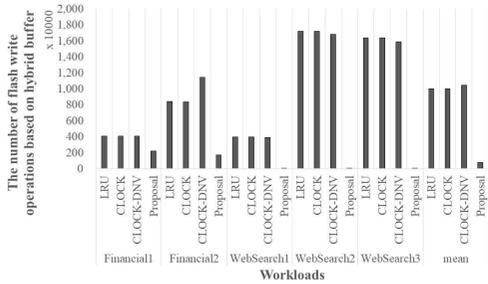


그림 4. SSD 쓰기 연산의 횟수

Fig. 4. The number of write operations in SSD

다음으로 그림 4는 SSD 연산의 횟수를 보여주고 있다. 제안 기법은 다른 기법들의 평균 대비 291.6% SSD 쓰기 연산 횟수를 줄였다. 이는 그림 3에서 결과와 같이 제안 기법을 통해 DRAM과 NVMs의 효율성을 향상하여 이러한 결과를 토출할 것을 실험 결과를 통해 입증하였다.

IV. 결론

본 논문에서는 서버 시스템에서 정보 데이터를 관리하기 위한 낸드 플래시 메모리 기반 하이브리드 디스크 버퍼 메모리 관리 기법을 제안했다. 제안 기법은 하이브리드 디스크 버퍼와 SSD의 세 가지 주요 특성을 반영했다. 또한 이러한 특성을 기반으로 제안 기법은 네 가지 주요 정책을 통해 페이지들을 관리하는 방안을 제시했다. 실험 결과를 통해 제안 기법은 하이브리드 디스크 버퍼에 쓰기 연산 횟수를 다른 기법 대비 57.63% 증가시켰고, SSD의 쓰기 연산을 291.6% 감소시켰다.

향후 연구에서는 다양한 작업부하 실험 및 분석을 통해 하이브리드 디스크 버퍼 기반 SSD에 대한 분석을 진행할 것이다.

References

[1] Wong, H. S. P., Akarvardar, K., Antoniadis, D., Bokor, J., Hu, C., King-Liu, T. J., & Salahuddin, S. A Density Metric for

Semiconductor Technology. Proceedings of the IEEE, Vol. 108, No. 4, pp. 478–482, 2020.

- [2] Goda, A, Recent Progress on 3D NAND Flash Technologies. Electronics, Vol. 10, No. 24, pp. 3156–3172. 2021.
- [3] Choi, J. H., Kim, K. M., & Kwak, J. W, WPA: Write Pattern Aware Hybrid Disk Buffer Management for Improving Lifespan of NAND Flash Memory. IEEE Transactions on Consumer Electronics, Vol. 66, No. 2, pp. 193–202, 2020.
- [4] Kang, D. H., Han, S. J., Kim, Y. C., & Eom, Y. I. CLOCK-DNV: a write buffer algorithm for flash storage devices of consumer electronics. IEEE Transactions on Consumer Electronics, Vol. 63, No. 1, pp. 85–91, 2017.
- [5] Kim, S., Hwang, S. H., & Kwak, J. W. Adaptive-Classification CLOCK: Page replacement policy based on read/write access pattern for hybrid DRAM and PCM main memory. Microprocessors and Microsystems, Vol 57, pp. 65–75, 2018.
- [6] Prabhakaran, Vijayan, and Ted. Wobber, "SSD extension for DiskSim simulation environment". Microsoft Research, 2009.
- [7] OLTP and Websearch Traces form UMass Trace Repository. <http://traces.cs.umass.edu>.